

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2006 年 3 月 2 日 (02.03.2006)

PCT

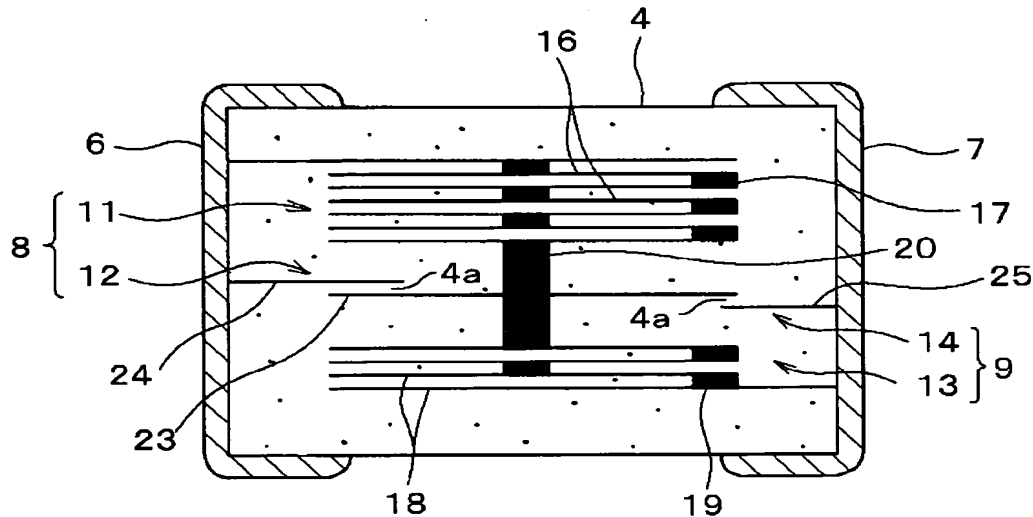
(10)  
WO 2006/022115 A1

- (51) 国際特許分類:  
H03H 7/01 (2006.01) H03H 7/075 (2006.01)  
HO1F 27/00 (2006.01)
- (21) 国際出願番号: PCT/JP2005/013956
- (22) 国際出願日: 2005 年 7 月 29 日 (29.07.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権一挙:  
特願 2004-245828 2004 年 8 月 25 日 (25.08.2004) JP  
特願 2005-024105 2005 年 1 月 31 日 (31.01.2005) JP
- (71) 出願人 (米 I を除く全々の指定 I について): 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 番 1 号 Kyoto (JP).
- (72) 発明者; および  
(75) 発明者/出願人 (米国についてのみ): 佐々木 創 乙 (SASAKI, Soitsu) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 番 1 号 株式会社村田製作所内 Kyoto (JP). 佐々木 友嘉 (SASAKI, Tomohiro) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 番 1 号 株式会社村田製作所内 Kyoto (JP). 上野 治彦 (UENO, Haruhiko) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 番 1 号 株式会社村田製作所内 Kyoto (JP). 山本 重克 (YAMAMOTO, Shigekatsu) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 西澤 均 (NISHIZAWA, Hitoshi); 〒5500002 大阪府大阪市西区江戸堀 1 丁目 2 番 11 号 大同生命南館 5 階 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG,

[続葉有]

(54) Title: NOISE FILTER AND NOISE FILTER ARRAY

(54) 発明の名称: ノイズフィルタ、およびノイズフィルタアレイ



(57) Abstract: A plurality of steps of LC parallel resonant circuits (8, 9) are composed of a plurality of coils (11, 13), which are connected in series and are electrically connected respectively with external electrodes (6, 7) at both ends, and capacitors (12, 14) which are connected to the coils in parallel. The LC parallel resonant circuits (8, 9) are formed in an insulator (4) in a status where the LC parallel resonant circuits are successively cascade-connected with a signal wiring (2). Each of the LC parallel resonant circuits (8, 9) is set to have different resonant frequency. A shield electrode (23) is provided between the coils (11, 13) to serve also as a capacitance forming electrode for preventing mutual magnetic coupling.

(57) 要約: 直列接続されてその両端が外部電極 6, 7 にそれぞれ電氣的に接続された複数のコイル 11, 13 と、これに並列に接続されたコンデンサ 12, 14 とからなる複数段の LC 並

[続葉有]

WO 2006/022115 A1



BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, EL, FT, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO の W, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), -X- ラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MK, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

列共振回路 8, 9 を、信号配線 2 に対して順次縦列接続された状態で絶縁体 4 内に形成し、かつ、各 LC 並列共振回路 8, 9 を、各々の共振周波数が互いに異なるように設定する。また、各コイル 11, 13 の間に、両者の磁気結合を防止するためキャパシタンス形成電極を兼ねたシールド電極 23 を配設する。